

1 / 1 WPAT - ©Thomson Derwent - image

Accession Nbr :

1997-472527 [44]

Sec. Acc. Non-CPI :

N1997-393974

Title :

Paired double PTC resistor for overload protection esp SMD resistor for telephone line protection - has resistors arranged together in housing for SMD technology

Derwent Classes :

U24 V01 W01

Patent Assignee :

(SIEI) SIEMENS MATSUSHITA COMPONENTS

Nbr of Patents :

1

Nbr of Countries :

1

Patent Number :

DE29623021 U1 19970925 DW1997-44 H01C-007/02 6p *

AP: 1996DE-1036576 19960909; 1996DE-2023021 19960909

Priority Details :

1996DE-1036576 19960909; 1996DE-2023021 19960909

IPC s :

H01C-007/02 H04M-001/74

Abstract :

DE29623021 U

The paired double PTC resistor is esp. for protecting telephone lines against overloading. The arrangement is formed as a chip component. The PTC resistors (2) are arranged together in a housing (1) provided for SMD technology.

The housing (1) is preferably moulded. The PTC resistor disks (2) are preferably held in contact arrangements (3). Preferably, the contact arrangements (3) are formed such that they are bent around the outside of the housing (1) forming electrical terminals (4). This allows the component to be surface-mounted.

ADVANTAGE - Provides simple, surface-mount component which can be easily soldered to circuit board in single process. Has improved reliability and is less effected by local temperature variations. Changes in resistor design do not require changes in circuit board design.

(Dwg.1/2)

Manual Codes :

EPI: U24-F02 V01-A01C5 V01-A02A5B V01-A02A7B V01-A02D V01-A02G1

W01-

C08A

Update Basic :

1997-44

THIS PAGE BLANK (USP)



①⑨ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Gebrauchsmuster**
⑩ **DE 296 23 021 U 1**

⑤① Int. Cl.⁸:
H01 C 7/02
// H04M 1/74

21

②① Aktenzeichen:	296 23 021.9
⑥⑦ Anmeldetag:	9. 9. 96
aus Patentanmeldung:	196 36 576.7
④⑦ Eintragungstag:	25. 9. 97
④③ Bekanntmachung im Patentblatt:	6. 11. 97

⑦③ Inhaber:
Siemens Matsushita Components GmbH & Co. KG,
81541 München, DE

⑦④ Vertreter:
Fuchs, F., Dr.-Ing., Pat.-Anw., 81541 München

⑤④ Gepaarter Doppel-Kaltleiter

DE 296 23 021 U 1

DE 296 23 021 U 1

Beschreibung

Gepaarter Doppel-Kaltleiter

- 5 Die Erfindung betrifft einen gepaarten Doppel-Kaltleiter für Überlastschutz, insbesondere zum Telefonlinienschutz.

10 Als gepaart werden zwei Kaltleiter bezeichnet, wenn sie nur eine bestimmte Widerstandsdifferenz aufweisen. Derartige gepaarte Kaltleiter werden beispielsweise zum Telefonlinienschutz eingesetzt, wozu zwei konventionell bedrahtete Kaltleiter in eine Platine gelötet werden. Um sicherzustellen, daß zwei gepaarte Kaltleiter eingelötet werden können, müssen auf einer Verpackungseinheit (üblicherweise Gurt) alle Bauelemente in einem bestimmten, engen Widerstandsbereich liegen.

20 Neben dem erhöhten Aufwand beim Herstellen der Verpackungseinheit und dem Einlöten von zwei Bauelementen auf einer Platine besteht weiterhin die Gefahr, daß durch die lokale Position der zwei Kaltleiter eine mögliche Temperaturdrift und damit ein nicht ordnungsgemäßes Funktionieren der Anordnung entstehen kann.

25 Aufgabe der Erfindung ist es, gepaarte Kaltleiter der eingangs genannten Art anzugeben, die in einfacher Weise auf einer Platine angeordnet werden können, bei denen weiterhin keine Verwechslungsmöglichkeiten beim Einbau entstehen können und bei denen eine mögliche Temperaturdrift ausgeschlossen ist.

35 Diese Aufgabe wird erfindungsgemäß dadurch gelöst, daß die Anordnung als Chip-Bauelement ausgebildet ist, und daß die Kaltleiter gemeinsam in einem für eine SMT-Technologie vorgesehenen Gehäuse angeordnet sind.

Damit werden die Vorteile erzielt, daß durch die Gehäuseausbildung in SMT (Surface Mount Technology) eine oberflächen-

montierbare Anordnung erhalten wird, die in einfacher Weise auf einer Platine eingelötet werden kann. Weiterhin ergibt sich für den Anwender der Vorteil, daß hinsichtlich der Anlieferung und Verarbeitung nur identische Baueinheiten (kein
5 Gurtwechsel erforderlich) vorliegen, und daß nur noch ein Bestückungsvorgang erforderlich ist. Zusätzlich wird die Zuverlässigkeit hinsichtlich des Paarens der Kaltleiter verbessert und lokale Temperaturunterschiede spielen durch das Gehäuse praktisch keine Rolle mehr. Schließlich ist bei einer eventu-
10 ellen Änderung des Kaltleiterdesigns anwenderseitig kein Platinenredesign notwendig, weil dann nur der Innenteil des Gehäuses (Scheibenträger) geändert werden muß.

Im folgenden wird der Gegenstand der Erfindung an einem Ausführungsbeispiel erläutert.
15

In der dazugehörenden Zeichnung zeigen

Figur 1 eine Ansicht der Längsseite und
20 Figur 2 eine Ansicht der Stirnseite eines Gehäuses.

In der Figur 1 ist ein Gehäuse 1, z. B. als Spritzgußgehäuse ausgebildet, dargestellt, in welchem zwei gepaarte Kaltleiterscheiben 2 angeordnet sind. Die Kaltleiterscheiben 2 sind
25 dabei in Kontaktanordnungen 3 gehalten.

Wie aus der Figur 2 ersichtlich ist, sind die Kontaktanordnungen 3 für die Kaltleiterscheiben 2 derart ausgebildet, daß sie auf die Außenseite des Gehäuses 1 umgebogen sind und dort
30 elektrische Anschlüsse 4 bilden, so daß die Anordnung als Chip-Bauelement oberflächenmontierbar für eine SMT-Technologie ist.

Länge L, Breite B und Höhe H des Gehäuses 1 sowie der Abstand
35 A zwischen den Kaltleitern 2 richtet sich nach den vorgesehenen Anwendungen.

Bei einem Ausführungsbeispiel sind diese Abmessungen z. B.:

A = 10 mm; B = 7,5 mm; H = 11 mm und L = 22 mm.

Schutzanspruch

Gepaarter Doppel-Kaltleiter für Überlastschutz, insbesondere zum Telefonlinienschutz,

- 5 d a d u r c h g e k e n n z e i c h n e t ,
daß die Anordnung als Chip-Bauelement ausgebildet ist, und
daß die Kaltleiter (2) gemeinsam in einem für eine SMT-Technologie vorgesehenen Gehäuse (1) angeordnet sind.

FIG 1

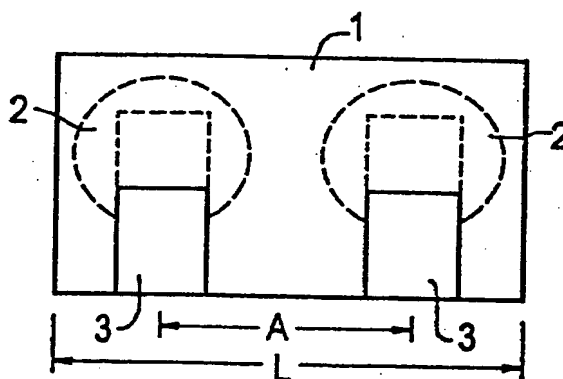


FIG 2

